

le PLA e le ROM: Esercizi - Soluzioni

Realizzare mediante PLA e ROM con 3 ingressi:

1. Un encoder in cui le configurazioni dubbie sono indeterminate:

La funzione restituisce l'indice dell'ingresso uguale ad uno; se sono presenti più ingressi uguali ad uno o nessun ingresso uguale ad uno, allora la funzione è indeterminata. La tabella di verità è la seguente:

| X ₀ | X ₁ | X ₂ | Y ₁ | Y ₀ |
|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | - | - |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | - | - |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | - | - |
| 1 | 1 | 0 | - | - |
| 1 | 1 | 1 | - | - |

Assegno alle configurazioni indeterminate un opportuno valore in modo da minimizzare il numero totale di min-termini presenti:

| X ₀ | X ₁ | X ₂ | Y ₁ | Y ₀ |
|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 |

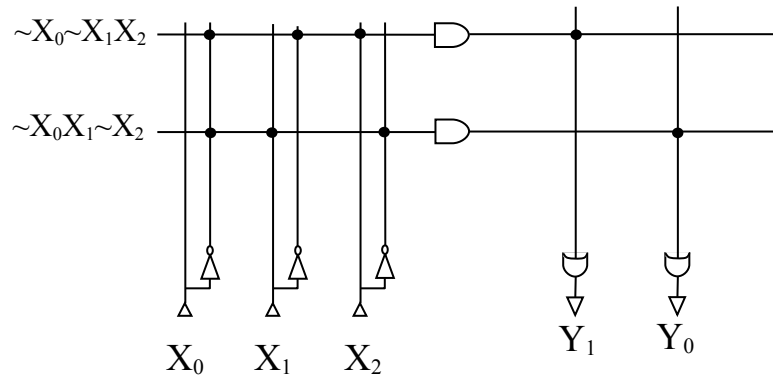
La forma SOP è quindi:

$$Y_1 = \sim X_0 \sim X_1 X_2, Y_0 = \sim X_0 X_1 \sim X_2$$

Serve quindi una PLA a 3 ingressi e 2 uscite che sia in grado di sintetizzare almeno 2 min-termini.

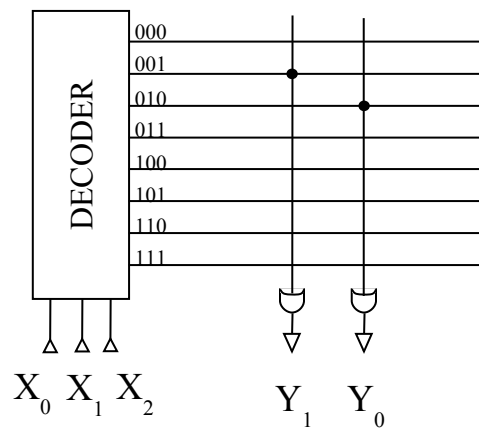
Il circuito PLA che realizza la funzione data è il seguente:

$$Y_1 = \sim X_0 \sim X_1 X_2, Y_0 = \sim X_0 X_1 \sim X_2$$



Il circuito ROM che realizza la funzione data è il seguente (ricopio la tabella per comodità):

| X_0 | X_1 | X_2 | Y_1 | Y_0 |
|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 |



Realizzare mediante PLA e ROM con 3 ingressi:

2. Un encoder in cui le configurazioni dubbie sono indeterminate (assegnare una configurazione valida al caso di nessun ingresso attivo):

La funzione restituisce l'indice dell'ingresso uguale ad uno; se sono presenti più ingressi uguali ad uno, allora la funzione è indeterminata. La configurazione "nessun ingresso" è codificata con **11**. La tabella di verità è la seguente:

| X_1 | X_2 | X_3 | Y_1 | Y_0 |
|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | - | - |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | - | - |
| 1 | 1 | 0 | - | - |
| 1 | 1 | 1 | - | - |

Assegno alle configurazioni indeterminate un opportuno valore in modo da minimizzare il numero totale di min-termini presenti.

| X_1 | X_2 | X_3 | Y_1 | Y_0 |
|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 |

La forma SOP è quindi:

$$Y_1 = \sim X_1 \sim X_2 X_3 + \sim X_1 X_2 \sim X_3 = m_1 + m_2,$$

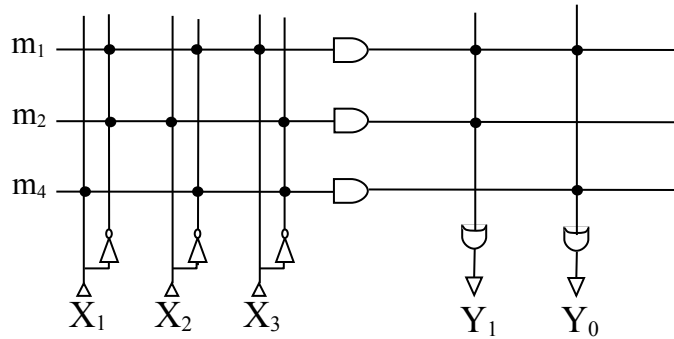
$$Y_0 = \sim X_1 \sim X_2 X_3 + X_1 \sim X_2 \sim X_3 = m_1 + m_4$$

Serve quindi una PLA a 3 ingressi e 2 uscite che sia in grado di sintetizzare almeno 3 min-termini.

Il circuito PLA che realizza la funzione data è il seguente:

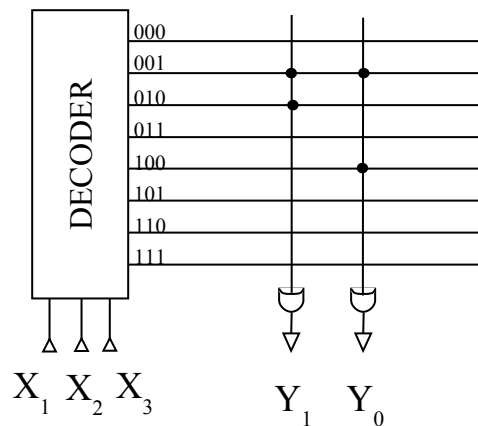
$$Y_1 = \sim X_1 \sim X_2 X_3 + \sim X_1 X_2 \sim X_3 = m_1 + m_2$$

$$Y_0 = \sim X_1 \sim X_2 X_3 + X_1 \sim X_2 \sim X_3 = m_1 + m_4$$



Il circuito ROM che realizza la funzione data è il seguente:

| X_1 | X_2 | X_3 | Y_1 | Y_0 |
|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 |



Realizzare mediante PLA e ROM con 3 ingressi:

3. la funzione che vale 1 se e solo se 1 solo bit di ingresso vale 1

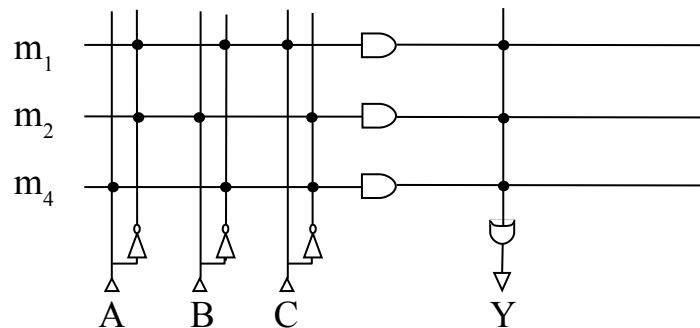
Consideriamo la tabella di verità della funzione considerata:

| A | B | C | Y |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

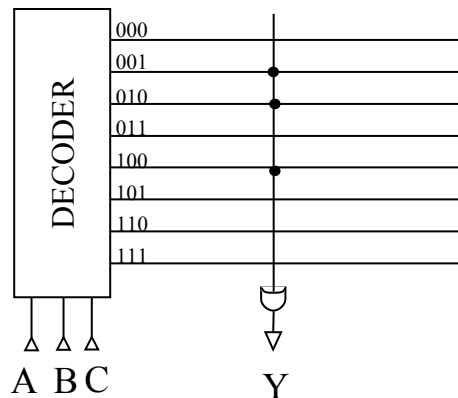
La forma SOP è la seguente:

$$Y = \sim A \sim B C + \sim A B \sim C + A \sim B \sim C = m_1 + m_2 + m_4$$

Serve quindi una PLA a 3 ingressi ed un uscita che sia in grado di sintetizzare almeno 3 min-termini. Il circuito PLA che realizza la funzione data è il seguente:



Il circuito ROM che realizza la funzione data è il seguente:



Realizzare mediante PLA e ROM con 3 ingressi:

4. un decoder

Consideriamo la tabella di verità della funzione considerata:

| A | B | C | Y ₀ | Y ₁ | Y ₂ | Y ₃ | Y ₄ | Y ₅ | Y ₆ | Y ₇ |
|---|---|---|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |

In questo caso è evidente che ogni uscita codifica un dato min-termine e :

$$Y_0 = \sim A \sim B \sim C = m_0$$

$$Y_1 = \sim A \sim BC = m_1$$

$$Y_2 = \sim AB \sim C = m_2$$

$$Y_3 = \sim ABC = m_3$$

$$Y_4 = A \sim B \sim C = m_4$$

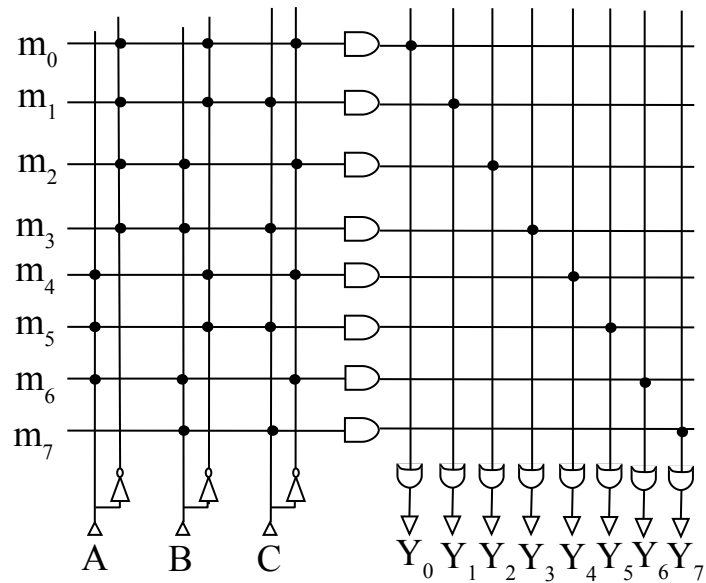
$$Y_5 = A \sim BC = m_5$$

$$Y_6 = AB \sim C = m_6$$

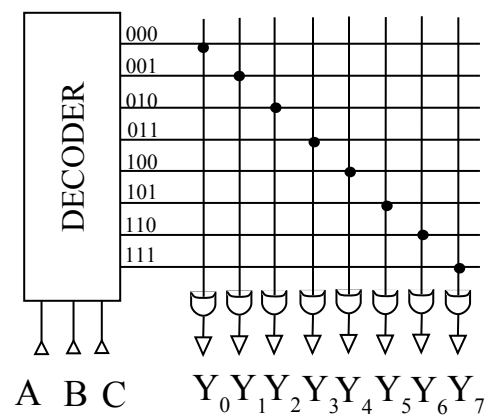
$$Y_7 = ABC = m_7$$

Serve quindi una PLA a 3 ingressi ed 8 uscite che sia in grado di sintetizzare tutti i min-termini della funzione.

Il circuito PLA che realizza la funzione data è il seguente:



Il circuito ROM che realizza la funzione data è il seguente:



Realizzare mediante PLA e ROM con 3 ingressi:

5. la funzione che vale 0 se l'input è pari, 1 se dispari

Consideriamo la tabella di verità della funzione considerata:

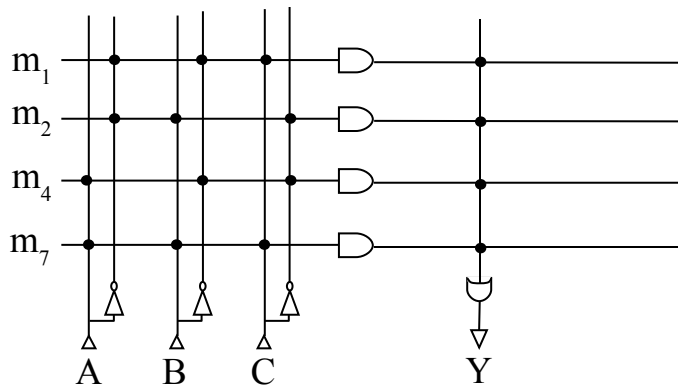
| A | B | C | Y |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

La forma SOP è la seguente:

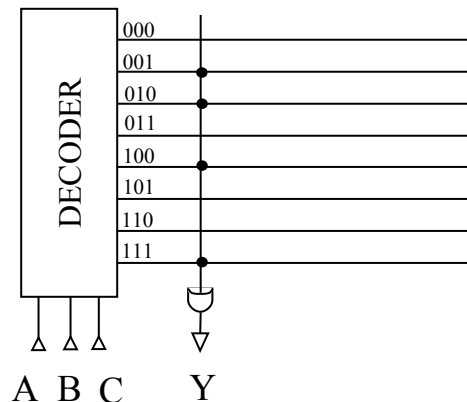
$$Y = \sim A \sim B C + \sim A B \sim C + A \sim B \sim C + A B C = m_1 + m_2 + m_4 + m_7$$

Serve quindi una PLA a 3 ingressi ed un uscita che sia in grado di sintetizzare almeno 4 min-termini.

Il circuito PLA che realizza la funzione data è il seguente:



Il circuito ROM che realizza la funzione data è il seguente:



Realizzare mediante PLA e ROM con 4 ingressi:

6. funzione che identifica i multipli di 3

Consideriamo la tabella di verità della funzione considerata:

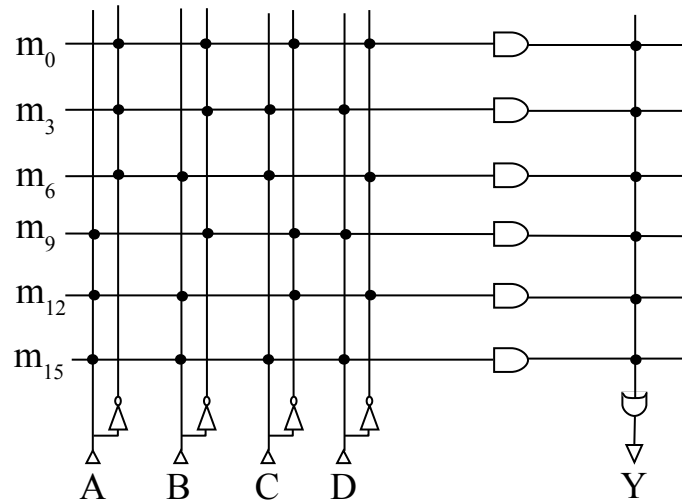
| A | B | C | D | Y |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

La forma SOP è la seguente:

$$Y = \sim A \sim B \sim C \sim D + \sim A \sim B C D + \sim A B C \sim D + A \sim B \sim C D + A B \sim C \sim D + A B C D$$
$$= m_0 + m_3 + m_6 + m_9 + m_{12} + m_{15}$$

Serve quindi una PLA a 4 ingressi ed un uscita che sia in grado di sintetizzare almeno 6 implicant.

Il circuito PLA che realizza la funzione data è il seguente:



Il circuito ROM che realizza la funzione data è il seguente:

